

3-03023-TA

CLAMPING CIRCUIT

Patent Number: JP4347922
Publication date: 1992-12-03
Inventor(s): TSUCHIDA TAKAHIRO
Applicant(s): TOSHIBA CORP; others: 01
Requested Patent: ☐ JP4347922
Application Number: JP19910008391 19910128
Priority Number(s):
IPC Classification: H03K5/00
EC Classification:
Equivalents:

Abstract

PURPOSE: To perform the clamping operation having the amplitude adjusting function only in an integrated circuit by comparing the level of an input signal with a threshold level to switch the connection state and eliminating a need of external capacitor connection.

CONSTITUTION: A signal S1 is inputted to a timing generating circuit 1 and is sliced by a threshold level Vth and is converted to a timing prescription signal and is inputted to a switch circuit 4. This switch circuit 4 alternately connects terminals 4a and 4c and terminals 4b and 4c based on the timing of this signal to operate a buffer circuit 2 or a buffer circuit 3. The buffer circuit 2 has a voltage source which generates a reference voltage V11, and the buffer circuit 3 has a voltage source which generates a reference voltage V12, and a signal S3 based on levels of these reference voltages V1 and V2 is outputted from an output terminal 6. The signal S3 has the voltage V11 in the case of the high level and has the voltage V12 in the case of the low level.

Data supplied from the esp@cenet database - I2

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平4-347922

(43) 公開日 平成4年(1992)12月3日

(51) Int.Cl.⁵

H 0 3 K 5/00

識別記号

庁内整理番号

F I

技術表示箇所

C 7125-5J

審査請求 未請求 請求項の数3 (全 6 頁)

(21) 出願番号 特願平3-8391

(22) 出願日 平成3年(1991)1月28日

(71) 出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(71) 出願人 000221029

東芝エー・ピー・イー株式会社

東京都港区新橋3丁目3番9号

(72) 発明者 土田 恭弘

東京都港区新橋三丁目3番9号 東芝オー

ディオ・ビデオエンジニアリング株式会社
内

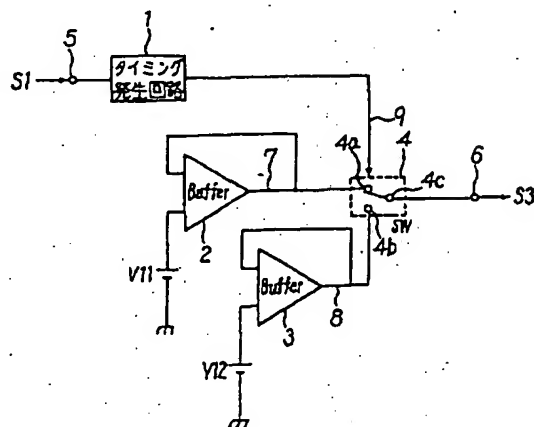
(74) 代理人 弁理士 佐藤 一雄 (外3名)

(54) 【発明の名称】 クランプ回路

(57) 【要約】

【目的】 外付によるコンデンサの接続を不要とし、集積回路内部のみで振幅調整機能を有するクランプ動作を可能にする。

【構成】 入力信号 S1 のレベルがスレッシュホールドレベルよりも高くなるタイミング又は低くなるタイミングでスイッチ回路4の接続状態が切り替わり、このスイッチ回路4の接続状態に応じて、第1の基準電圧 V11 と第2の基準電圧 V12 のいずれか一方がバッファ回路2、3より交互に出力される。



【特許請求の範囲】

【請求項1】入力信号のレベルがスレッシュホールドレベルよりも高くなるタイミング又は低くなるタイミングで接続状態が切り替わるスイッチ回路と、前記スイッチ回路の接続状態に応じて、第1の基準電圧と第2の基準電圧のいずれか一方を交互に出力するバッファ回路とを備えたことを特徴とするクランプ回路。

【請求項2】入力信号のレベルがスレッシュホールドレベルよりも高い第1の場合と、前記入力信号のレベルが前記スレッシュホールドレベルよりも低い第2の場合とを検出する検出回路と、前記検出回路の検出結果に基づいて、前記第1の場合には第1の端子と出力端子とを接続し、前記第2の場合には第2の端子と出力端子とを接続するスイッチ回路と、前記第1の端子に接続され、第1の基準電圧を出力する第1のバッファ回路と、前記第2の端子に接続され、第2の基準電圧を出力する第1のバッファ回路とを備え、前記出力端子より、前記第1の場合には前記第1の基準電圧を出力し、前記第2の場合には前記第2の基準電圧を出力することを特徴とするクランプ回路。

【請求項3】入力信号のレベルと少なくとも二つのスレッシュホールドレベルとの高低をそれぞれ比較し、その比較結果に応じて接続状態が切り替わるスイッチ回路と、前記スイッチ回路の接続状態に応じて、少なくとも三つの基準電圧のうちいずれか一つの基準電圧を順次出力するバッファ回路とを備えたことを特徴とするクランプ回路。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明はクランプ回路に係わり、特に通信機器等の電子回路に好適なものに関する。

【0002】

【従来の技術】従来用いられていたクランプ回路の概略構成を図7に示す。この回路は振幅調整機能を有するもので、集積回路に内蔵されたGAIN CONTROL AMP（以下、GCAという）61及びクランプ回路62と、集積回路に外付けされたコンデンサC1とを有している。外付けのコンデンサC1は、GCA61の出力端子64とクランプ回路62の入力端子65との間に接続されている。そして、GCA61の入力端子63に、図8(a)に示されるような振幅V1を持つ信号S1が入力される。GCA61により信号S1の振幅が増幅され、出力端子64より図8(b)に示されたような振幅V2を有する信号S2が出力されて、一旦コンデンサC1を介してクランプ回路62に入力される。クランプ回路62において、クランプレベルVc(=V2-V1)が決定され、このクランプレベルにロウレベルがクランプされた信号S3として、出力端子66より出力される。

【0003】

【発明が解決しようとする課題】しかし、従来のクラン

プ回路には次のような問題があった。入力信号S1をクランプするためには、GCA61で振幅を調節した後、外付けされたコンデンサC1を通さなければならない。このため、集積回路に外付け用の2本の端子64及び65が余分に必要となり、集積度向上の妨げとなると共に、コスト上昇を招いていた。

【0004】本発明は上記事情に鑑み、外付によるコンデンサの接続を不要とし、集積回路内部のみで振幅調整機能を有するクランプ動作が可能なクランプ回路を提供することを目的とする。

【0005】

【課題を解決するための手段】本発明のクランプ回路は、入力信号のレベルがスレッシュホールドレベルよりも高くなるタイミング又は低くなるタイミングで接続状態が切り替わるスイッチ回路と、スイッチ回路の接続状態に応じて、第1の基準電圧と第2の基準電圧のいずれか一方を交互に出力するバッファ回路とを備えたことを特徴としている。

【0006】あるいは、入力信号のレベルがスレッシュホールドレベルよりも高い第1の場合と、入力信号のレベルがスレッシュホールドレベルよりも低い第2の場合とを検出する検出回路と、検出回路の検出結果に基づいて、第1の場合には第1の端子と出力端子とを接続し、第2の場合には第2の端子と出力端子とを接続するスイッチ回路と、第1の端子に接続され、第1の基準電圧を出力する第1のバッファ回路と、第2の端子に接続され、第2の基準電圧を出力する第1のバッファ回路とを備え、出力端子より、第1の場合には第1の基準電圧を出力し、第2の場合には第2の基準電圧を出力するものであってもよい。

【0007】さらに、入力信号のレベルと少なくとも二つのスレッシュホールドレベルとの高低をそれぞれ比較し、その比較結果に応じて接続状態が切り替わるスイッチ回路と、スイッチ回路の接続状態に応じて、少なくとも三つの基準電圧のうちいずれか一つの基準電圧を順次出力するバッファ回路とを備えていてもよい。

【0008】

【作用】入力信号のレベルが、スレッシュホールドレベルよりも高くなるタイミングか、又は低くなるタイミングでスイッチ回路の接続状態が切り替わる。このスイッチ回路の接続状態に応じて、バッファ回路から第1の基準電圧と第2の基準電圧のいずれか一方が交互に出力され、第1の基準電圧と第2の基準電圧で規定されるレベルに入力信号がクランプされて出力される。入力信号の振幅を増幅器で増幅した後、コンデンサを通してクランプさせる場合には、集積回路には内蔵されないコンデンサを外付けさせる必要があり、外付け用の接続端子を少なくとも二つ必要とし、集積度の低下及びコスト上昇を招くが、本発明のクランプ回路ではスイッチ回路とバッファ回路によりクランプが可能であり、いずれの回路も集積

回路に内蔵させることができるため、外付け端子は不要である。このため集積度が向上し、コストが低減される。

【0009】あるいは本発明のクランプ回路が、検出回路、スイッチ回路、第1及び第2のバッファ回路を備える場合には、検出回路により入力信号のレベルがスレッシュホールドレベルよりも高い第1の場合と、入力信号のレベルがスレッシュホールドレベルよりも低い第2の場合とが検出される。この検出回路の検出結果に基づいて、スイッチ回路において第1の場合には第1の端子と出力端子とが接続され、第2の場合には第2の端子と出力端子とが接続される。この結果、検出回路により入力信号のレベルがスレッシュホールドレベルよりも高い第1の場合には、第1の端子に接続された第1のバッファ回路より第1の基準電圧が出力端子より出力され、入力信号のレベルがスレッシュホールドレベルよりも低い第2の場合には、第2の端子に接続された第2のバッファ回路より第2の基準電圧が出力端子より出力される。この場合にも、いずれも集積回路に内蔵可能な検出回路、スイッチ回路、第1及び第2のバッファ回路により入力信号をクランプすることができ、外付け用の端子は不要であるため、集積度の向上及びコスト低減が達成される。入力信号が三つ以上の異なるレベルをとり得る場合には、入力信号のレベルと少なくとも二つのスレッシュホールドレベルとの高低をそれぞれ比較し、その比較結果に応じて接続状態が切り替わるスイッチ回路と、スイッチ回路の接続状態に応じて、少なくとも三つの基準電圧のうちいずれか一つの基準電圧を出力するバッファ回路とを備えることで、三つ以上の基準電圧でクランプされた出力信号が得られる。この場合にも、外付けによるコンデンサの接続は不要で、集積度の向上及びコスト低減が可能となる。

【0010】

【実施例】以下、本発明の一実施例について図面を参照して説明する。図1に、本実施例によるクランプ回路の構成を示す。このクランプ回路は、タイミング発生回路1、二つのバッファ回路2及び3、及びスイッチ回路4を備えている。タイミング発生回路1は、信号S1を入力される入力端子5と、スイッチ回路4に接続された出力端子9とを有している。スイッチ回路4は3つの端子4a~4cを有し、タイミング発生回路1が出力した信号に基づいて、端子4cと端子4a、又は端子4cと4bとの接続を切り替える。端子4aには、バッファ回路2の出力端子7が接続されており、このバッファ回路2の二つの入力端子のうち、一方は出力端子7に接続され、他方は基準電圧V11を印加されている。またスイッチ回路3の端子4bには、バッファ回路3の出力端子8が接続されており、このバッファ回路3の二つの入力端子のうち、一方は出力端子8に接続され、他方は基準電圧V12を印加されている。そしてスイッチ回路4の端子4cは、このクランプ回路の出力信号S3が出力さ

れる出力端子6に接続されている。

【0011】このクランプ回路は、次のように動作する。タイミング発生回路1に、図2(a)に示されるような信号S1が入力され、スレッシュホールドレベルVthでスライスされ、タイミングを規定する信号に変換されて出力される。タイミング発生回路1より出力されたこの信号は、スイッチ回路4に入力される。スイッチング回路4は、この信号のタイミングに基づいて端子4aと端子4c、又は端子4bと端子4cとを交互に接続し、バッファ回路2又はバッファ回路3を動作させる。バッファ回路2は、基準電圧V11を発生する電圧源を有し、バッファ回路3は基準電圧V12を発生する電圧源を有しており、この二つの基準電圧V1及びV2のレベルに基づいた信号S3が出力端子6より出力される。信号S3は、図2(b)に示されるように、ハイレベルが電圧V11でロウレベルが電圧V12の信号となる。

【0012】このクランプ回路の詳細な回路構成は、図3に示されるようである。図1と同一の番号を付されているものは、同一の構成要素とする。但し、図1中のバッファ回路2は、図3の回路10及び12から構成され、バッファ回路3は回路10及び13から構成される。

【0013】タイミング発生回路1は、npnトランジスタQN1及びQN2と、抵抗R1及びR2、電流源I1、電圧源Vthを有し、npnトランジスタQN1のベースは入力端子5に接続され、コレクタはノードN11に、エミッタはノードN13に接続されている。npnトランジスタQN2のベースはノードN14に接続され、コレクタはノードN12に、エミッタはノードN13に接続されている。そして、ノードN13と接地端子との間には電流源I1が接続され、ノードN14と接地端子との間には電圧源Vthが接続されている。またノードN11と電源電圧+Vcc端子との間には抵抗R1が接続され、ノードN12と電源電圧+Vcc端子との間には抵抗R2が接続されている。

【0014】ノードN11には、npnトランジスタQN9のベースが接続されており、コレクタは電源電圧+Vcc端子に、エミッタは二段に直列接続されたダイオードD1及びD2におけるダイオードD1のアノードに接続されている。ダイオードD2のカソードは抵抗R3の一端に接続され、抵抗R3の他端のノードN21と接地端子との間には抵抗R4が接続されている。

【0015】またノードN12には、npnトランジスタQN10のベースが接続されており、コレクタは電源電圧+Vcc端子に、エミッタは二段に直列接続されたダイオードD3及びD4のうちのダイオードD3のアノードに接続されている。ダイオードD4のカソードは抵抗R7の一端に接続され、抵抗R7の他端のノードN22と接地端子との間には、抵抗R8が接続されている。

【0016】回路10は、抵抗R5及びR6、npnト

5

ランジスタQP1及びQP2、npnトランジスタQN1、電流源I3を有している。抵抗R5及びR6の一端は、それぞれ電源電圧+Vcc端子に接続されている。抵抗R5の他端は、npnトランジスタQP1のエミッタに接続され、ベースはノードN31に、コレクタはノードN32に接続され、ノードN31とノードN32とは短絡されている。また抵抗R6の他端は、npnトランジスタQP2のエミッタに接続され、ベースはノードN31に、コレクタはノードN34に接続されている。

【0017】npnトランジスタQN11のコレクタは電源電圧+Vcc端子に接続され、ベースはノードN33に接続され、エミッタはノードN35に接続されている。ノードN35と接地端子との間には、電流源I3が接続されている。

【0018】回路12は、npnトランジスタQN5及びQN6と、基準電圧V11を発生する基準電圧源V11を有する。npnトランジスタQN5のコレクタはノードN32に接続され、ベースはノードN41に、エミッタはノードN42に接続されている。ノードN41と接地端子との間には、基準電圧源V11が接続されている。npnトランジスタQN6は、コレクタがノードN33に接続され、ベースがノードN43に、エミッタがノードN42に接続されている。

【0019】回路13は、npnトランジスタQN7及びQN8と、基準電圧V12を発生する基準電圧源V12を有する。npnトランジスタQN7のコレクタはノードN32に接続され、ベースはノードN52に、エミッタはノードN51に接続されている。ノードN52と接地端子との間には、基準電圧源V12が接続されている。npnトランジスタQN8は、コレクタがノードN34に接続され、ベースがノードN43に、エミッタがノードN51に接続されている。また、ノードN43には回路10のノードN35が接続されており、ノードN35は出力端子6に接続されている。

【0020】スイッチ回路4は、npnトランジスタQN3及びQN4と、電流源I2を有している。npnトランジスタQN3は、ベースがノードN21に接続され、コレクタがノードN42に、エミッタがノードN53に接続されている。またnpnトランジスタQN4は、ベースがノードN22に接続され、コレクタがノードN51に、エミッタがノードN53に接続されている。ノードN53と接地端子との間には、電流源I2が接続されている。

【0021】このような回路構成を示した図3を参照して、本実施例の回路動作を説明する。タイミング発生回路1に、入力端子5より信号S1が入力される。この信号S1が、スレッシュホールドレベルVthよりも高い場合と低い場合とで、出力端子6より出力される信号S3のレベルが切り替わる。

【0022】先ず、信号S1のレベルがスレッシュホールド

6

レベルVthよりも高い場合について述べる。npnトランジスタQN1はオンし、npnトランジスタQN2はオフした状態にある。抵抗R1及びR2のうち、抵抗R1にのみ電流が流れ、ノードN11を通じてnpnトランジスタQN9にベース電流が供給される。このnpnトランジスタQN9が導通し、ダイオードD1及びD2を介して抵抗R3及びR4に電流が流れ、ノードN21には分圧されたレベルの電圧が発生する。これにより、npnトランジスタQN3にベース電流が供給されてオンする。一方、npnトランジスタQN2はオフしており、抵抗R2には電流が流れないため、ノードN12よりnpnトランジスタQN10にはベース電流は供給されずオフ状態にあり、npnトランジスタQN4もオフ状態にある。

【0023】回路10において、npnトランジスタQP1とQP2とでカレントミラー回路が構成されている。このトランジスタQP1及びQP2のベースはノードN31で共通接続されて等電位にあり、導通時に等しい電流が流れている。またnpnトランジスタQN11は、導通しているnpnトランジスタQP2より、ノードN34を通じてベース電流を供給され、さらに電流源I3によりエミッタ電位を降下されて導通している。

【0024】npnトランジスタQN3がオンして、ノードN42の電位が降下すると、npnトランジスタQN5及びQN6は共にオンする。npnトランジスタQN6のベースには、トランジスタQN5のベース電圧である基準電圧V11と等しい電圧が生じる。これによりノードN35には電位V11が発生し、出力端子6より電圧V11の信号S3が出力される。

【0025】次に、信号S1のレベルがスレッシュホールドレベルVthよりも低い場合は、次のように動作する。npnトランジスタQN1はオフし、npnトランジスタQN2がオンした状態に切り替わる。抵抗R1及びR2のうち、抵抗R2にのみ電流が流れ、ノードN12を通じてnpnトランジスタQN10にベース電流が供給される。ダイオードD3及びD4を介して抵抗R7及びR8に電流が流れ、ノードN22には分圧されたレベルの電圧が発生する。これにより、npnトランジスタQN4にベース電流が供給されてオンする。一方、npnトランジスタQN3はオフした状態にある。npnトランジスタQN4がオンして、ノードN51の電位が降下し、npnトランジスタQN7及びQN8が共にオンする。npnトランジスタQN8のベースには、トランジスタQN7のベースと等しい基準電圧V12が生じる。ノードN35に電圧V12が発生して、出力端子6より電圧V12の信号S3が出力される。

【0026】このように、入力信号S1の電位がスレッシュホールドレベルVthよりも高い場合と低い場合とで、スイッチ回路4がスイッチング動作をし、バッファ回路2に相当する回路12及び10とバッファ回路3に相当す

7

る回路13及び10の動作状態が切り替わる。即ち、入力信号S1の電位がスレッシュホールドレベル V_{th} よりも高いときは、スイッチ回路4のnpnトランジスタQN3がオンし、回路12及び10が動作状態になって、基準電圧 V_{11} に等しい電圧の信号S3が出力される。入力信号S1の電位がスレッシュホールドレベル V_{th} よりも低いときは、スイッチ回路4のnpnトランジスタQN4がオンし、回路13が動作状態になって、基準電位 V_{12} に等しい信号S3が出力される。

【0027】この結果、図2(b)のようにハイレベルが基準電圧 V_{11} で、ロウレベルが基準電圧 V_{12} であり、振幅が V_1 の信号S3が出力されることになる。ここで、基準電圧 V_{11} が基準電圧 V_{12} よりも高い場合には、図2(b)のように入力信号S1と同相になり、基準電圧 V_{11} が基準電圧 V_{12} よりも低いときは逆相になる。

【0028】本実施例のクランプ回路によれば、集積回路に内蔵された回路のみでクランプレベルが設定でき、コンデンサを外付けにより接続する必要がない。このため、外付け用の端子が不要で、端子数を減少させることができ、コスト低減を図ることができる。また、入力信号S1と逆相の出力信号S3を得たい場合には、上述したように基準電圧 V_{11} よりも基準電圧 V_{12} を高く設定するだけで可能になる。このため、インバータ回路を新たに付加させる必要がなく、素子数の増加を防止することができ、集積度の向上及び消費電力の低減化を図ることができる。

【0029】上述した実施例は一例であり、本発明を限定するものではない。例えば、図4に示されたクランプ回路のように、バッファ回路3の基準電圧源を可変電圧源としてもよい。この場合には、出力信号S3のレベルを規定する基準電圧 V_{11} と基準電圧 V_{12} のうち、基準電圧 V_{12} のレベルを変えることによって、クランプレベル V_c 及び振幅 V_1 を調整することができる。

【0030】また、図1のクランプ回路では入力信号S1が二つのレベルを持つことに対応し、2つのバッファ回路2及び3を備えている。しかし、入力信号S1が三つ以上のレベルを持つ場合には、バッファ回路を3つ以上備えてクランプレベルを設定することもできる。例えば図5に示されたクランプ回路では、3つのバッファ回路21、22及び23の動作を、タイミング発生回路1が発生したタイミングに基づいてスイッチ回路24が順次切り替える。そして、バッファ回路21、22及び2

8

3は、それぞれ基準電圧 V_{21} 、22及び23を発生する電圧源を有している。これにより、図6(a)に示されたような3つのレベルを持つ信号S1を入力端子51から入力されると、基準電圧 V_{21} 、22及び23のレベルを持つ信号S3が出力端子52より出力される。

【0031】

【発明の効果】以上説明したように本発明のクランプ回路によれば、入力信号のレベルがスレッシュホールドレベルよりも高く又は低くなるタイミングでスイッチ回路の接続状態が切り替わり、この接続状態に応じてバッファ回路から複数の基準電圧のいずれか一つが順次出力されることによって入力信号がクランプされる。このため、集積回路に内蔵可能な回路のみによってクランプ動作が可能であり、外付けによりコンデンサを接続する必要がなく外部接続端子の削減により集積度を向上させ、コスト低減を図ることができる。

【図面の簡単な説明】

【図1】本発明の一実施例によるクランプ回路の構成を示したブロック図。

【図2】図1に示されたクランプ回路の入力信号及び出力信号の波形を示した説明図。

【図3】図1に示されたクランプ回路の詳細な回路構成を示した回路図。

【図4】本発明の他の実施例によるクランプ回路の構成を示したブロック図。

【図5】本発明のさらに他の実施例によるクランプ回路の構成を示したブロック図。

【図6】図5のクランプ回路の入力信号及び出力信号の波形を示した説明図。

【図7】従来のクランプ回路の構成を示したブロック図。

【図8】図7のクランプ回路の入力信号及び出力信号の波形を示した説明図。

【符号の説明】

1 タイミング発生回路

2 バッファ回路

4 スイッチ回路

5 入力端子

6 出力端子

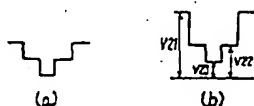
40 QP1 npnトランジスタ

QP2 npnトランジスタ

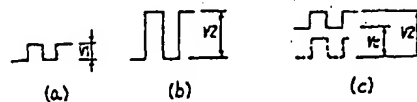
QN1 npnトランジスタ

PN2 npnトランジスタ

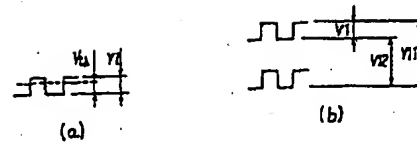
【図6】



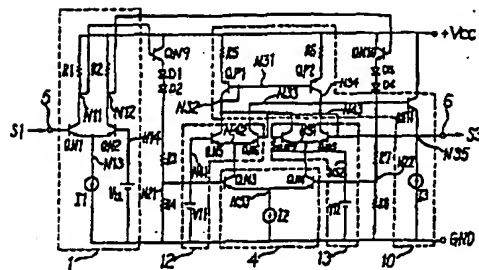
【図8】



【圖 2】



【图4】



【例 5】

【圖 7】

